



◎ FD-SOI の優位性を発表 SOI インダストリー・コンソーシアム

【ボストン（米マサチューセッツ州）10日 PRN=共同 JBN】SOI インダストリー・コンソーシアムは10日、完全空乏型シリコン・オン・インシュレーター（Fully-Depleted Silicon-on-Insulator、FD-SOI）技術に関する評価および特性解析の結果を発表した。その結果、この最先端 CMOS シリコン技術が、モバイルおよび民生アプリケーションにおいて益々重要となる、低消費電力と高速性能の要件を満たしていることが実証された。コンソーシアムメンバーである ARM、グローバルファウンドリーズ（GLOBALFOUNDRIES）、IBM、ST マイクロエレクトロニクス（STMicroelectronics）、ソイテック（Soitec）、CEA レティ（CEA-Leti）は、共同研究の結果、平面型 FD-SOI 技術が、ARM プロセッサをベースとしたアプリケーション開発において、重要な利点をもたらすことを明らかにした。平面型 FD-SOI 技術は、次世代モバイル機器の性能および電力消費に大きな改善をもたらし、豊富なマルチメディアおよび通信機能を備える高性能アプリケーションを提供するとともに、電力消費を低減しバッテリー寿命を向上させる。

SoC（システム・オン・チップ）設計は、昨今のモバイル消費者が要求する高機能を提供するために複雑性を増しており、設計者は SRAM セルの安定性を維持しつつ、動作電圧を下

げ続けるという課題に直面している。初期ベンチマークでは、FD-SOI 技術は SRAM 動作電圧を 100-150mV 低減し、それによって SRAM の安定を維持しながら、メモリー消費電力を最大 40 パーセント低減できることが分かった。

SOI インダストリー・コンソーシアム・メンバーからなるチームは、プロトタイプ of テストケースとして ARM コーテックス (登録商標) を使用し、設計者が平面型 FD-SOI 技術を採用することによって、システム性能を維持しながら、全消費電力を低減するために電圧を下げ続けることができることを実証した。

さらに FD-SOI に特有な利点は、世代が進展するに伴い、システム性能を大幅に向上することを可能とする点である。従来、低電力プロセス技術が次世代ノードに進むことで、20 パーセントから 30 パーセントの性能向上が生まれていた。今回の評価結果は、FD-SOI 技術を適用すれば、世代が進むに従い、従来の向上に加え、さらに 80 パーセントの向上が可能であることを示している。このレベルで性能が向上すれば、システム全体の電力を大幅低減したうえで、より高性能な携帯機器を実現でき、優れたユーザー体験を生み出すことが可能となる。

FD-SOI はまた、他の可能なソリューションに比べて、圧倒的な製造上の優位性も有する。

最先端の基板を使うことにより、FD-SOI のウエハー・プロセスは、チップメーカーにとってより簡単なものとなる。トランジスター形成プロセスにおいて、かなりの数のマスクを

省略することができ、その結果、製造プロセスフローが簡略化され、更なる CMOS トランジスターの縮小へ向けての、コスト効率の優れた手法を推進する。

SOI インダストリー・コンソーシアムのエグゼクティブディレクターである、ホラシオ・メンデス氏は、「われわれの共同研究を通じて、コンソーシアム・メンバーはモバイルおよび民生アプリケーションで FD-SOI の優位性を実証した。FD-SOI は、電力、周波数、製造容易性、さらに最も重要なコスト効率という、モバイル市場にとって重要な要因を改善する、素晴らしい選択肢である。」と語った。

ARM 社のサイモン・シーガース上級副社長兼ゼネラルマネジャー(物理 IP 部門担当)は「今回の評価によって、FD-SOI 技術は、最先端モバイル機器向けの SoC 設計者にとって、魅力的な選択肢であることが示された。また、これは、われわれの顧客が、システムコストを潜在的に下げながら、最先端の低電力・高性能の汎用機器を製造する重要な機会であることも示している。」と語った。

グローバルファウンドリーズ社の技術開発担当副社長であるスレシュ・ベンカテサン博士は、「FD-SOI は、低電力モバイル設計に技術上の大きなチャンスを提供する。FD-SOI は、簡略化された製造プロセス、電力および周波数に関する大幅な改善により、数多くの潜在的利点をもたらす。」と語った。

環境に配慮した半導体技術として認識されている SOI はこの 10 年間で大量生産され、数億のチップが出荷され、高性能のコンピューター、ゲーム製品、通信製品に供されている。

また FD-SOI は、設計資産の再利用を可能としており、既存の設計ツールおよび方法論は、すべて使用可能である。また、SOI ウエハー・メーカーは、FD-SOI に必要な極薄 SOI ウエハーはすべての仕様を満たしており、大量生産が可能であることを確約している。

SOI インダストリー・コンソーシアム会長で IBM マイクロエレクトロニクス of システム & 技術グループ担当ゼネラルマネジャーであるマイケル・カディガン氏は、「SOI コンソーシアム会長として、FD-SOI 技術が業界にもたらす可能性に大変に期待している。これまでの評価およびモデリングによって、FD-SOI が、超低消費電力、高性能、製造コスト効率という特質を実現するための理想的な組み合わせであることが分かった。コンソーシアム・メンバーは、プロセス研究開発、IP 設計、チップ製造、基板製造の各分野からの支援を受けながら、技術の開発および評価において力を合わせている。」と語った。

SOI コンソーシアム幹部は、2011年2月14日から17日まで、バルセロナにて開催されるモバイル・ワールド・コンGRESS に出席しており、以上の結果の議論が可能である。

コンタクト希望の際は、連絡先は下記。

Camille Darnaud-Dufour
camille.darnaud-dufour@soiconsortium.org

または Horacio Mendez

hmendez@soiconsortium.org

▽ SOI インダストリー・コンソーシアム(SOI Industry Consortium)について

SOI インダストリー・コンソーシアムは、SOI 技術の利点を促進し SOI 採用の障壁を軽減することによってシリコン・オン・インシュレーター (SOI) を広範な市場へ普及させることを目的としている。現在の SOI インダストリー・コンソーシアムのメンバーは、すべてのエレクトロニクス産業インフラストラクチャーから革新的なリーダーを代表している。メンバーは以下の通り : AMD、アプライドマテリアルズ (Applied Materials)、ARM、ブロードパック (BroadPak)、ケイデンス・デザイン・システムズ (Cadence Design Systems)、CEA レティ (CEA-Leti)、FEI、フリースケール・セミコンダクター (Freescale Semiconductor)、グローバルファウンドリーズ (GLOBALFOUNDRIES)、IBM、IMEC、インフォテック (Infotech)、金沢工業大学、KLA テンコー (KLA-Tencor) MEMC、メンター・グラフィックス (Mentor Graphics)、MIT リンカーン・ラボラトリーズ (MIT Lincoln Laboratories)、エヌヴィディア (Nvidia)、立命館大学、サムスン (Samsung)、セミコ (Semico)、SEH ヨーロッパ (SEH Europe)、ソイテック (Soitec)、スタンフォード大学 (Stanford University)、ST マイクロエレクトロニクス (STMicroelectronics)、シノプシス (Synopsys)、ティンダル研究所 (Tyndall Institute)、カリフォルニア大学バークレー校 (University of California-Berkeley)、ルーヴァン・カトリック大学 (University Catholique de Louvain)、UMC、バリアン (Varian)

エレクトロニクス産業のあらゆる企業および研究所はメンバーに加入できる。詳細はウェブサイトを <http://www.soiconsortium.org> を参照。

(法的注意)

SOI インダストリー・コンソーシアム関係者、この発表、ないしは他のコミュニケーション手段を通じ SOI インダストリー・コンソーシアムによって表明された見解および意見はかならずしも個々のメンバーの見解および意見を代表しているものではない。コンソーシアムを代弁する SOI インダストリー・コンソーシアム関係者は、メンバー企業ないしは関連企業を代弁しているのではなく、SOI インダストリー・コンソーシアムの見解を代表していると見なされる。見解および意見はまた、事前通告なしに変更され可能性があり、SOI インダストリー・コンソーシアムはこの発表ないしは関連する議論に関する情報を更新する義務を一切負わない。

▽ 報道関係の連絡先

Camille Darnaud-Dufour

+33(0)6-79-49-51-43

camille.darnaud-dufour@soiconsortium.org